



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Kyoichi NARIAI
Title: PIEZOELECTRIC ELEMENT
DRIVING CIRCUIT AND DRIVING
METHOD
Appl. No.: Unassigned
Filing Date: May 23, 2000
Examiner: Unassigned
Art Unit: Unassigned

CLAIM FOR CONVENTION PRIORITY

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

Japanese Patent Application
No. 11-143647 filed 24 MAY 1999.

Respectfully submitted,

Date: May 23, 2000

FOLEY & LARDNER
Washington Harbour
3000 K Street, N.W., Suite 500
Washington, D.C. 20007-5109
Telephone: (202) 672-5407
Facsimile: (202) 672-5399

By Phillip J. Artisola *Reg. No. 38,819*
for / David A. Blumenthal
Attorney for Applicant
Registration No. 26,257

NARIAI
040447/0218
US

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.



出 願 年 月 日
Date of Application:

1 9 9 9 年 5 月 2 4 日

出 願 番 号
Application Number:

平成 1 1 年 特 許 願 第 1 4 3 6 4 7 号

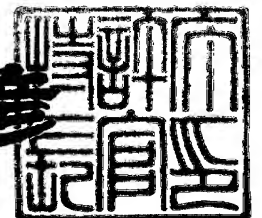
出 願 人
Applicant(s):

日本電気株式会社

2 0 0 0 年 2 月 1 8 日

特 許 庁 長 官
Commissioner,
Patent Office

近 藤 隆 彦



出 証 番 号 出 証 特 2 0 0 0 - 3 0 0 8 3 1 1

【書類名】 特許願

【整理番号】 63110923

【提出日】 平成11年 5月24日

【あて先】 特許庁長官殿

【国際特許分類】 B06B 1/06
F02M 51/06

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

 【氏名】 成相 恭一

【特許出願人】

 【識別番号】 000004237

 【氏名又は名称】 日本電気株式会社

【代理人】

 【識別番号】 100065385

 【弁理士】

 【氏名又は名称】 山下 穰平

 【電話番号】 03-3431-1831

【手数料の表示】

 【予納台帳番号】 010700

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9001713

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 ピエゾ駆動回路と駆動方法

【特許請求の範囲】

【請求項 1】 複数のヘッドユニット内に複数のピエゾ素子を有するピエゾ駆動回路において、

前記複数のヘッドユニットを駆動するパワーアンプと、前記複数のヘッドユニットと前記パワーアンプとの間を接続するフレキシブルフラットケーブルと、前記パワーアンプに駆動波形信号を供給する駆動波形発生回路とを備え、前記各ヘッドユニットには前記ピエゾ素子に素子電流を供給するスイッチを具備し、前記パワーアンプは前記複数のヘッドユニット毎に設けられ、前記駆動波形発生回路の駆動波形信号を複数の前記パワーアンプに供給して前記複数のヘッドユニットを駆動することを特徴とするピエゾ駆動回路。

【請求項 2】 請求項 1 に記載のピエゾ駆動回路において、前記ヘッドユニットと内部に複数のピエゾ素子を使うヘッドユニットと、前記駆動波形発生回路で作ったピエゾ素子の駆動波形を前記複数のパワーアンプで増幅し、それぞれのパワーアンプが別々の前記ヘッドユニットに接続してあり、一つの前記パワーアンプが駆動する時定数を抑制して前記ヘッドユニットからの滴出インクの滴速を制御することを特徴とするピエゾ駆動回路。

【請求項 3】 請求項 1 に記載のピエゾ駆動回路において、前記各ヘッドユニットは前記複数のピエゾ素子の駆動により大滴、中滴、小滴のインクを滴出させ、前記駆動波形信号は前記小滴の駆動時に前記ピエゾ素子数を最大とする時定数以下として駆動することを特徴とするピエゾ駆動回路。

【請求項 4】 請求項 1 に記載のピエゾ駆動回路において、前記各ヘッドユニットはそれぞれインク色を異ならせるイエロー、マゼンタ、シアン、及びブラック用のユニットを具備し、前記パワーアンプ毎に接続された前記ヘッドユニット毎の複数のピエゾ素子数と前記駆動波形信号レベルに応じて前記各色のインクを大滴、中滴、小滴として滴出させ、前記駆動波形信号は前記小滴の駆動時に前記ピエゾ素子数を最大とする所定の時定数以下として駆動することを特徴とするピエゾ駆動回路。

【請求項 5】 複数のヘッドユニット内に複数のピエゾ素子を駆動するピエゾ駆動方法において、

前記複数の各ヘッドユニット毎に駆動するパワーアンプと、前記複数のヘッドユニットとパワーアンプとの間を接続するフレキシブルフラットケーブルと、前記パワーアンプに駆動波形信号を供給する駆動波形発生回路とを備え、

前記各ヘッドユニットは前記駆動波形信号を増幅する前記パワーアンプの駆動により大滴、中滴、小滴のインクを滴出し、前記パワーアンプの駆動時の時定数は前記小滴のインクの滴出時に前記ピエゾ素子の最大数に滴出可能とすることを特徴とするピエゾ駆動方法。

【請求項 6】 前記パワーアンプの駆動時の時定数は、前記各ヘッドユニット内データ直並列変換器の出力をラッチするラッチ回路の全出力をオンとして前記各ピエゾ素子に接続された全てのスイッチをオンした時の前記ピエゾ素子の全駆動時に所定の時定数以下であることを特徴とするピエゾ駆動方法。

【請求項 7】 複数のピエゾ素子を有するヘッドユニットを複数有し前記複数のピエゾ素子を駆動するピエゾ駆動回路において、

前記複数のヘッドユニット内の複数のピエゾ素子を駆動する前記複数のパワーアンプと、前記複数のパワーアンプの出力毎に入力側を短絡した前記複数の導通／非導通スイッチを有する第 1 のスイッチと、前記第 1 のスイッチの前記導通／非導通スイッチに接続したフレキシブルケーブルと、前記フレキシブルケーブルに導通／非導通スイッチを接続した前記複数の導通／非導通スイッチを有して前記複数の導通／非導通スイッチの出力側を短絡して前記ヘッドユニットの駆動端子に接続した第 2 のスイッチと、を備え、前記第 1 のスイッチの出力側及び前記第 2 のスイッチの入力側を相互に対として接続し、前記駆動される複数のピエゾ素子の駆動数に応じて前記第 1 のスイッチ内及び前記第 2 のスイッチ内の導通／非導通スイッチにおける導通／非導通の制御を行うことにより、前記パワーアンプの出力時定数を所定値以下とすることを特徴とするピエゾ駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、圧電素子のピエゾを複数用いて圧電現象を利用するピエゾ駆動装置に関し、インクジェットプリンタ等の微小なプリンターヘッドに適用できるピエゾ駆動装置に関する。

【0002】

【従来の技術】

近年、ノズルの先からインクの小滴を飛翔させ、紙に付着させて記録するインクジェットプリンタが販売されており、インクの小滴を発生し、飛翔させるのに発熱素子及び圧電素子が用いられている。この圧電素子はその振動によりインクの飛翔を行うもので、圧電素子を積層し、インクのノズル内での目詰まりやインク滴の制御技術の向上により、広く使用されている。

【0003】

このピエゾ駆動方式のインクジェットプリンタのヘッドは、結晶に機械的な歪を加えると分極の値に変化が生じ、結晶表面に電荷となって現れる圧電気効果 (piezo electric effect) に対して、ロッシェル塩やチタン酸バリウム等の結晶を電界の中に入れると機械的なひずみを発生する電気歪 (electro striction) を利用したもので、ピエゾ素子に電圧を加えると変位する性質を利用して、ヘッドのノズルからインク滴を吐出させる。電圧の傾き、電位差がピエゾ素子の変位の勢いと量に対応するので、これらを制御することで吐出するインク滴の速度や大きさ (滴径) を可変することができる。従って、吐出するインク滴の勢い、大きさを正確なものとするためには、ピエゾ素子に印加する電圧を適切に入力する必要がある。

【0004】

このピエゾ素子は、図 1 1 に示す構造を有し、ピエゾ素子 1 0 は矩形形状で、多重層のピエゾ層 1 3 を形成して、一層毎に一方の電極 1 1 と他方の電極 (奥行き側) と接続され、両電極の間に電界を印加することで、図上、上下に機械的歪を発生する。矩形形状の各凸部中 1 個おきに電界を印加する電極 1 1 を設け、1 2 側に密接して配置されたインク留に機械的歪を与えることで、インク留のノズルからインクが滴出される。

【0005】

なお、フルカラーの印字を行う場合は、シアン、マゼンタ、イエロー、ブラックからなる複数のインク留と対応するマルチノズルを用いている。

【0006】

また、この piezo 素子 10 を用いた印字ヘッド周辺を含めたプリンタ装置の構成図を図 12 に示して説明する。本プリンタ装置は、インクタンク 23 とヘッド（図示せず）を主走査方向に運行するキャリア 22 と、該キャリア 22 を運行する SP（スペーシング）モータ 26 と、該キャリア 22 を運行する機軸となるシャフト 24 と、副走査方向に用紙 21 を繰り出す LF モータ 25 と、LF（ラインフィード）モータ 25 の回転により用紙 21 を送り出すプラテン 28 と、キャリア 22 の移動に沿って湾曲するフレキシブルケーブル（FFC ケーブル）27 と、から構成されている。

【0007】

この構成によって、LF モータ 25 と、プラテン 28 と、フィードローラ（不図示）等によって用紙 21 を副走査方向に搬送し、SP モータ 26 でキャリア 22 をシャフト 24 に沿って移動させ、所定のタイミングでヘッドからインク滴が飛ぶように駆動用信号、制御用信号が FFC ケーブル 27 を経て、ヘッドに伝達される。

【0008】

このキャリア 22 の内部は、インクタンク 23 とヘッドがチューブで接続され、インクタンク 23 の内部のインクがヘッドに供給される。piezo 素子が駆動されると、piezo 素子の変位により、ヘッドの一部が圧迫され、ヘッド内部のインクの一部がノズルから飛び出し、用紙に画像が形成される。

【0009】

従来技術として、圧電素子の piezo 駆動回路では、パワーアンプで増幅した駆動波形を piezo 素子に伝送する時に、伝送路である FFC（フレキシブル・フラット・ケーブル）の抵抗値と駆動する piezo 素子の静電容量の合計で、RC のフィルターが構成され、駆動波形の高周波成分が失われてしまい、piezo 素子の駆動に必要な駆動波形が、piezo 素子に伝わらなくなるという現象があった。

【0010】

特に駆動するピエゾ素子の数が増えると、結果として抵抗成分とキャパシタ成分を乗算した時定数 RC の容量成分 C が大きくなって、時定数 $\tau = RC$ が増加するため、より低い周波数成分しかピエゾ素子に伝わらなくなって、高速駆動が必要なピエゾ素子の圧電効果を減殺して、例えばインクジェットプリンタに用いた場合、ヘッドから滴出するインクの滴の滴速と滴の大きさが忠実に再生できず、プリント画像の画像品質を悪化させていた。

【0011】

従来のプリンタ装置におけるピエゾ素子の駆動回路を図9に示し説明する。図において、複数のピエゾ素子を駆動する駆動波形信号を発生する駆動波形発生回路1と、その駆動波形信号を増幅するパワーアンプ2と、パワーアンプ2とヘッドユニット間を接続するフレキシブルフラットケーブル（FFC）3と、ヘッドユニット4と、ヘッドユニット4に内蔵されたスイッチ素子5と、スイッチ素子5に接続された複数の圧電素子のピエゾ素子6により構成されている。ヘッドユニット4はカラープリンタとしてシアンc、マゼンタm、イエローy、ブラックbの各色のヘッドに32個のノズルを備え、ピエゾ素子6は等価回路図としてキャパシタと同様に記載され、各色で32個のノズルに対して32個のキャパシタの容量を有し、不図示の制御回路からスイッチをオンオフすることで、必要なピエゾ素子を駆動する。ここで、例えばピエゾ素子6の1個の容量を1nFとして説明する。

【0012】

図10によって、上記のことを説明する。図10（a）をピエゾ素子の駆動用パワーアンプの出力波形とし、これがFFCの抵抗成分Rとピエゾの容量成分Cで構成されるRCのフィルターの入力波形となる。

【0013】

図10（b）は $R = 1$ オーム、 $C = 10$ nF の負荷に、図10（a）の波形を入力したときに得られる出力波形である。負荷であるピエゾ素子のキャパシタCの値が小さく、時定数 $\tau = RC = 10$ nsec であり、出力波形はほぼ入力波形と同じ形状である。

【0014】

図 1 0 (c) は、 $R = 1$ オーム、 $C = 1 0 \times 3 2 \times 4 \text{ 色} = 1 2 8 0 \text{ nF}$ の負荷に、図 1 0 (a) の波形を入力したときに得られる出力波形である。

【 0 0 1 5 】

このように、時定数 $\tau = RC$ の値が大きいため、 $\tau = RC = 1.28 \mu \text{sec}$ であり、出力波形は入力波形とずいぶん異なった形状になっている。

【 0 0 1 6 】

このような問題点を解決する一例として、特開平 4 - 2 9 0 5 8 5 号公報による「ピエゾ駆動回路」に開示されている。本公報によれば、複数個の抵抗を並列に接続した抵抗モジュールにピエゾ振動子の駆動のためのオンオフ制御信号を入力し、選択信号によってアナログスイッチ回路において抵抗モジュールの複数個の抵抗の中から一つの抵抗を選択し、その選択した抵抗を通過した信号を演算増幅回路において、基準電圧と比較してそれらの差に比例した電圧をピエゾ振動子に印加することにより、個々のピエゾ振動子の特性のバラツキに対する調整を可能としたことが記載されている。

【 0 0 1 7 】

【発明が解決しようとする課題】

しかしながら、上述の従来例では、ピエゾ素子の駆動回路としては、複数個のピエゾ素子の等価容量による時定数の悪化に対する解決策は何等開示されていない。また、各ピエゾ素子に複数個の駆動回路を個別に設ければ、時定数の増大を伴わないが、設備スペースが増加して、コストも増加して現実的ではない。とくに、インクジェットプリンタのプリントヘッドには、複数の積層されたピエゾ素子に順次インパルスを印加して、複数流のインクの小滴を複数ビット分同時に押し出す必要があり、この場合のピエゾ素子への駆動回路の時定数の増加は、小滴の噴流の遅延を伴い、プリンタの画像品質の悪化と駆動回路の負担の増大を伴うという問題点を有していた。

【 0 0 1 8 】

本発明は、複数のピエゾ素子を駆動する場合でも、複数のピエゾ素子の駆動に時定数の増大を伴わず、印加したパルス波形をそのまま駆動できる駆動回路を提供することを課題とする。

【 0 0 1 9 】

【課題を解決するための手段】

本発明は、複数のヘッドユニット内に複数のピエゾ素子を駆動するピエゾ駆動回路において、前記複数のヘッドユニットを駆動するパワーアンプと、前記複数のヘッドユニットとパワーアンプとの間を接続するフレキシブルフラットケーブルと、前記パワーアンプに駆動波形信号を供給する駆動波形発生回路とを備え、前記各ヘッドユニットには前記ピエゾ素子に素子電流を供給するスイッチを具備し、前記パワーアンプは前記複数のヘッドユニット毎に設けられ、前記駆動波形発生回路の駆動波形信号を複数の前記パワーアンプに供給して前記複数のヘッドユニットを駆動することを特徴とする。

【 0 0 2 0 】

又、本発明は、複数のヘッドユニット内に複数のピエゾ素子を駆動するピエゾ駆動方法において、前記複数の各ヘッドユニット毎に駆動するパワーアンプと、前記複数のヘッドユニットとパワーアンプとの間を接続するフレキシブルフラットケーブルと、前記パワーアンプに駆動波形信号を供給する駆動波形発生回路とを備え、前記各ヘッドユニットは前記駆動波形信号を増幅する前記パワーアンプの駆動により大滴、中滴、小滴のインクを滴出し、前記パワーアンプの駆動時の時定数は前記小滴のインクの滴出時に前記ピエゾ素子の最大数に滴出可能とすることを特徴とする。

【 0 0 2 1 】

また、本発明は、複数のヘッドユニット内の複数のピエゾ素子を駆動するプリンタ装置のピエゾ駆動方式において、前記複数の各ヘッドユニット毎に駆動するパワーアンプと、前記複数のヘッドユニットとパワーアンプとの間を接続するフレキシブルフラットケーブルと、前記パワーアンプに駆動波形信号を供給する駆動波形発生回路と、前記複数のヘッドユニットから前記パワーアンプの駆動によりインクを滴出されて印字される印字紙と、該印字紙を副走査方向に駆動し、前記ヘッドユニットを主走査方向に移動する機構部とを備え、前記各ヘッドユニットは前記駆動波形信号を増幅する前記パワーアンプの駆動により大滴、中滴、小滴のインクを滴出することを特徴とする。

【 0 0 2 2 】

また、本発明は、複数の Piezo 素子を有するヘッドユニットを複数有し前記複数の Piezo 素子を駆動する Piezo 駆動回路において、前記複数のヘッドユニット内の複数の Piezo 素子を駆動する前記複数のパワーアンプと、前記複数のパワーアンプの出力毎に入力側を短絡した前記複数の導通／非導通スイッチを有する第 1 のスイッチと、前記第 1 のスイッチの前記導通／非導通スイッチに接続したフレキシブルケーブルの銅箔と、前記銅箔に導通／非導通スイッチを接続した前記複数の導通／非導通スイッチを有しその前記複数の導通／非導通スイッチの出力側を短絡して前記ヘッドユニットの駆動端子に接続した第 2 のスイッチと、を備え、前記第 1 のスイッチの出力側及び前記第 2 のスイッチの入力側を相互に対として接続し、前記駆動される複数の Piezo 素子の駆動数に応じて前記第 1 のスイッチ内及び前記第 2 のスイッチ内の導通／非導通スイッチを導通／非導通の制御を行うことにより、前記パワーアンプの出力時定数を所定値以下とすることを特徴とする。

【 0 0 2 3 】

また、上記各回路、駆動方法等は、波形生成回路で作った Piezo の駆動波形を複数のパワーアンプで増幅し、それぞれのパワーアンプが別々のヘッドユニットに接続してあり、一つのパワーアンプが駆動する負荷の総量を抑制し、負荷の変動に対する駆動波形の歪みを低減する。

【 0 0 2 4 】

【発明の実施の形態】

本発明による実施形態について、図面を参照しつつ詳細に説明する。

【 0 0 2 5 】

〔第 1 の実施形態〕

(1) 本第 1 の実施形態の構成の説明

図 1 を用いて本発明の第 1 の実施形態による Piezo 素子駆動回路の構成を説明する。図 1 において、1 は複数の Piezo 素子を駆動する駆動波形信号を発生する駆動波形発生回路、2 はその駆動波形信号を増幅するパワーアンプ、3 はパワーアンプ 2 とヘッドユニット間を接続するフレキシブルフラットケーブル (FFC

）、4はヘッドユニット、5はヘッドユニット4に内蔵されたスイッチ素子、6はスイッチ素子5に接続された圧電素子のピエゾ素子である。

【0026】

また、ピエゾの駆動を行うための駆動波形を生成する駆動波形発生回路1と、駆動波形発生回路が作った駆動波形を入力とし、この駆動波形を複数のピエゾに対して供給できるように増幅を行う複数のパワーアンプ2で構成される。

【0027】

このパワーアンプ2には駆動波形を伝達するためのFFC(フレキシブルフラットケーブル)3がコネクタを経由して接続されており、FFC3の先にはヘッドユニット4が接続されている。

【0028】

ヘッドユニット4の詳細を図2に示す。駆動波形はスイッチ素子5の各スイッチ7を通してピエゾ6に伝わる。

【0029】

スイッチ素子5は半導体スイッチ7を有するスイッチ制御回路を備え、FFCケーブル3を通して、データと、クロックと、ラッチ信号等を入力し、シリアル／パラレル変換器9でクロック信号に基づいてデータをシリアル信号からパラレル信号に変換する。パラレル信号に変換された各データはラッチ回路8によって一時的にデータ保持され、スイッチ7をデータに従ってオン／オフする。パワーアンプ2の出力は、スイッチ7を介してピエゾ素子6を駆動し、ノズルから出力させる滴の大きさに応じて、大滴用、中適用、小滴用の駆動波形信号を出力する。ピエゾ素子6は本実施形態では、1ヘッドユニット当たり32個を有し、パワーアンプ2の最大駆動数は32個として説明している。

【0030】

一つのパワーアンプ2が駆動するピエゾ6の静電容量の総量が大きくなりないように、パワーアンプ2に接続するヘッドユニット4は、現実的に可能な数を少なく押さえてある。

【0031】

(2) 本実施形態の動作の説明

次に、図 1 の回路の動作を説明する。パワーアンプ 2 とヘッドユニット 4 は図 1 のように、一つのパワーアンプ 2 に 1 つのヘッドユニット 4 が接続してある。

【 0 0 3 2 】

一つヘッドユニット 4 には、例えば 3 2 個のピエゾが搭載されており、それらの全てはスイッチ素子 5 を介して一つのパワーアンプに接続されている F F C 3 につながっている。

【 0 0 3 3 】

また、図 1 では、ヘッドユニット 4 は合計 8 個あり、それぞれ 1 つのヘッドユニット 4 が一つのパワーアンプ 2 に接続されている。

【 0 0 3 4 】

まず、一つヘッドユニット 4 上の一つのピエゾ 6 を駆動する場合を考える。ピエゾ 6 が接続されているスイッチ素子 5 の中の一つのスイッチ 6 が接続状態となり、パワーアンプ 2 とピエゾ 6 が F F C 3 を介して接続される。

【 0 0 3 5 】

このときパワーアンプ 2 には F F C 3 の線路抵抗の先にピエゾ 6 の静電容量が接続されていることになる。

【 0 0 3 6 】

一つのピエゾ 6 の静電容量を 10 nF 、F F C の線路抵抗を 1 オーム とすると、等価回路は、図 3 のようになる。

【 0 0 3 7 】

この時、パワーアンプ 2 の駆動する負荷回路の時定数 $\tau = RC = 1\text{ オーム} \times 10\text{ nF} = 10\text{ nsec}$ となり、図 4 (a) のような駆動波形をパワーアンプ 2 から入力すると、図 4 (b) のような出力がピエゾ 6 に伝わることになる。

【 0 0 3 8 】

次に、8 個のヘッドユニット 4 の全てのピエゾ 6 を同時に駆動する場合を考える。一つのパワーアンプ 2 には 1 つのヘッドユニット 4 が接続されており、一つのパワーアンプ 2 が駆動するピエゾ 6 は 3 2 個であるので、静電容量に換算すると $32 \times 10\text{ nF} = 320\text{ nF}$ となる。このとき時定数 $\tau = RC = 1\text{ オーム} \times 320\text{ nF} = 320\text{ nsec}$ となり、等価回路で表すと、図 5 のようになる。図 5

には、パワーアンプ 2 の出力にはシリーズ抵抗 R を 1 オームとし、全 piezo 素子 6 の等価容量 C を 320 nF として、等価回路が形成される。

【0039】

従って、図 6 (a) の駆動波形をパワーアンプ 2 から入力すると、図 6 (b) の波形が piezo 6 に伝わり、負荷である piezo 6 が 1 個でも 32 個でも、piezo 6 に伝わる駆動波形はそれほど変化が無く、プリンタ紙に表示される画像の品質を悪化させることもなかった。

【0040】

図 7 に上述した駆動波形信号の波形図を示す。図 7 (a) は大滴滴出のための駆動波形のなまり度合いを示す。図において、横軸に時間を、縦軸にヘッドユニットの入力電圧を示し、同時駆動ノズル数が 1, 32, 64 個の場合におけるなまり度合いを示している。なお、各図の右側の図は拡大図である。

【0041】

また、図 7 (b) は同時駆動ノズル数が 1, 32, 64, 160 個の場合における中滴滴出のための駆動波形のなまり度合いを示す。

【0042】

また、図 7 (c) は、同時駆動ノズル数が 1, 32, 64, 160 個の場合における小滴滴出のための駆動波形のなまり度合いを示す。

【0043】

図 7 (a) (b) (c) から、小滴を滴出するための駆動波形が最も短い時間の間に急峻に波形が変化しているために、時定数による駆動波形のなまりが大きいことがわかる。

【0044】

図 7 のような駆動波形信号を得るためには、上述の時定数を小さくして駆動する必要があることがわかる。特に、各図の右側に示した拡大図に示すように、ノズルの増加に従って、各駆動波形のなまりが増加していることが示されており、上述した本発明の効果も、この駆動波形のなまり度合いに対応している。

【0045】

かかる結果から、大滴、中滴、小滴の順に印画紙に滴出する場合に、時定数と

しては、小滴の滴出時にヘッドユニット 4 内のピエゾ素子 6 の最大数を滴出できる時定数であればよいことがわかる。従って、時定数の制限は、この小滴の滴出を基準に定めればよい。例えば、印画紙への画像品質に影響のある時定数はおよそ 400 nsec 程度まで許容できる。

【0046】

また、駆動ノズル数と滴速度との関係で、大滴の場合には駆動ノズル数に対する滴速度は、ノズル数が 300 個程度でもノズル数 1 個の時に比較して 80% 程度に低下するが、中滴の場合には、滴速度は、ノズル数が 300 個程度となるとノズル数 1 個の時に比較して 50% 以下となってしまう。特に、小滴の場合、滴速度は、ノズル数が 100 個程度となるとノズル数 1 個の時に比較して 30% 以下となり、ノズル数が 100 個以上を駆動できなくなってしまう。この際、ヘッドの特性と、駆動波形、インクの材質や粘性等の影響もあるが、駆動波形信号のなまりの影響が強いことがわかり、本発明の正確な駆動波形を供給するために駆動系の時定数と駆動振幅波形等により、ノズル数の増加と画像品質の維持のために極めて効果的であった。

【0047】

[第 2 の実施形態]

次に本発明の第 2 の実施形態について説明する。図 8 に示すように、パワーアンプ 2 から出力される駆動波形は FFC 3 を通ってピエゾ 6 に伝わるので、伝送経路の時定数である $\tau = RC$ を小さくすれば、ピエゾ 6 へ伝わる駆動波形の歪みを少なくすることができる。

【0048】

前記第 1 の実施形態では、パワーアンプ 2 を分割することで、ピエゾ素子の容量 C を小さく押さえた場合の例を示したが、 R を小さくしても同様の効果が得られる。

【0049】

図 8 で示すように、FFC 3 のパターン幅を増やし、抵抗成分を並列に接続することで、FFC 3 の抵抗成分を小さくすることができ、パワーアンプ 2 からの FFC 3 を 3 本並列とするか、1 本の FFC 3 内の線路幅を 3 倍とするのと同様

とすることを実施することにより効果が大きくなる。

【0050】

〔第3の実施形態〕

次に、本発明の第3の実施形態について説明する。図9に本実施形態のピエゾ素子駆動回路の回路図を示す。ヘッドユニットには上述した32個のピエゾ素子を具備する黄色のインクを吐出するイエローヘッドユニット41と、32個のピエゾ素子を具備するマゼンタ色のインクを吐出するマゼンタヘッドユニット42と、同様にシアン色のインクを吐出するシアンヘッドユニット43と、同様に黒色のインクを吐出するブラックヘッドユニット44とが、摺動するヘッドユニット4に一体的に形成されている。

【0051】

また、イエローヘッドユニット41のピエゾ素子を駆動するパワーアンプ1と、駆動するピエゾ素子数に応じてスイッチを切り替えるSW1と、イエロー用のフレキシブルケーブルの一つの銅箔FC1と、同様に駆動するピエゾ素子数に応じてスイッチを切り替えるSW5とがシリーズに接続されてイエローヘッドユニット41のピエゾ素子を駆動している。同様に、マゼンタヘッドユニット42のピエゾ素子はパワーアンプ2とSW2と銅箔FC2とSW6とで駆動されている。さらに、シアンヘッドユニット43のピエゾ素子はパワーアンプ3とSW3と銅箔FC3とSW7とで駆動されている。また、ブラックヘッドユニット44のピエゾ素子はパワーアンプ4とSW4と銅箔FC4とSW8とで駆動されている。

【0052】

ここで、SW1～8はそれぞれ4つのスイッチを有し、SW1～4はその出力側でSW11, SW21, SW31, SW41がショートされており、同様にSW12, SW22, SW32, SW42の出力は短絡されており、同様にSW13, SW23, SW33, SW43との各出力がショートされており、同様にSW14, SW24, SW34, SW44との出力が短絡されている。また、SW5～8についても、その入力側でSW51, SW61, SW71, SW81がショートされており、同様にSW52, SW62, SW72, SW82の入力がシ

ョートされており、同様に SW 5 3, SW 6 3, SW 7 3, SW 8 3 の入力短絡されており、同様に SW 5 4, SW 6 4, SW 7 4, SW 8 4 の入力短絡されており、さらに、SW 1 ~ 4 の各入力側はその SW 内で短絡されており、SW 5 ~ 8 の出力側はその SW 内で短絡されている。また、各 SW 1 ~ 8 は接続制御回路によりその SW の導通 / 非導通を制御される。この制御によれば、例えば SW 1 は SW 1 1 ~ SW 1 4 の導通 / 非導通を接続制御回路からの制御信号により任意に設定できる。

【 0 0 5 3 】

上記構成のピエゾ駆動回路は、イエロー、マゼンタ、シアン、ブラックのヘッドユニットの全てのピエゾ素子を駆動する場合、SW 1, SW 5 は SW 1 1, SW 5 1 がオンとなり、SW 2, SW 6 は SW 2 2, SW 6 2 がオンとなり、SW 3, SW 7 は SW 3 3, SW 7 3 がオンとなり、SW 4, SW 8 は SW 4 4, SW 8 4 がオンとなる。この状態から、パワーアンプ 1 の出力は直接イエローヘッドユニット 4 1 に、パワーアンプ 2 の出力は直接マゼンタヘッドユニット 4 2 に、パワーアンプ 3 の出力は直接シアンヘッドユニット 4 3 に、パワーアンプ 4 の出力は直接ブラックヘッドユニット 4 4 に、それぞれ接続される。

【 0 0 5 4 】

また、同時に駆動するピエゾ素子がイエローヘッドユニット 4 1 の 3 2 個だけの場合、SW 1, SW 5 の SW 1 1, SW 1 2, SW 1 3, SW 1 4 と SW 5 1, SW 5 2, SW 5 3, SW 5 4 とを導通状態のオンとし、他の SW 2 ~ 4, SW 6 ~ 8 の各 SW は非導通のオフとする。この状態により、パワーアンプ 1 の出力は SW 1 と、フレキシブルケーブルの FC 1 ~ 4 と、SW 5 とを通過して、イエローヘッドユニット 4 1 に入力される。このとき、並列接続となるフレキシブルケーブル FC 1 ~ 4 の抵抗成分 R と、同時に駆動するピエゾ素子の容量成分 C とで算出される時定数は、フレキシブルケーブルの FC 1 だけを使った場合の $1/4$ となり、パワーアンプによるピエゾ素子の駆動パルスの立ち上がりが急峻なまとなり、画質の品質維持・向上が図れる。

【 0 0 5 5 】

つぎに、同時に駆動するピエゾ素子がイエローヘッドユニット 4 1 の 1 6 個と

、マゼンタヘッドユニット 4 2 の 1 6 個の場合、SW 1, SW 5 の SW 1 1, SW 1 3 と SW 5 1, SW 5 3 とを導通状態のオンとし、SW 2, SW 6 の SW 2 2, SW 2 4 と SW 6 2, SW 6 4 とを導通状態のオンとし、SW 3, SW 4, SW 7, SW 8 の各 SW は全てオフとする。この状態により、パワーアンプ 1 の出力は SW 1 と、フレキシブルケーブルの FC 1, 3 と、SW 5 とを通過して、イエローヘッドユニット 4 1 に入力される。また、パワーアンプ 2 の出力は SW 2 と、フレキシブルケーブルの FC 2, 4 と、SW 6 とを通過して、マゼンタヘッドユニット 4 2 に入力される。このとき、並列接続となるフレキシブルケーブル FC 1 と 3, 2 と 4 の抵抗成分 $2R$ と、同時に駆動する piezo 素子の容量成分 $C/2$ とで算出される時定数は、フレキシブルケーブルの FC 1, FC 2 だけを使った場合の $1/2$ となり、パワーアンプによる piezo 素子の駆動パルスの立ち上がりに遅延は生じず、画質の高品質を維持できる。

【0056】

また、同時に駆動する piezo 素子が各ヘッドユニット毎に 1 つか、2 つと少ない場合には、パワーアンプの負荷に加わる piezo 素子の等価容量値が小さいので、時定数は元々小さく、piezo 素子に駆動される小滴は遅延することなく印刷物の目標点に正確に滴出することができる。

【0057】

このように、同時に駆動する piezo 素子の個数により、選択スイッチ SW を制御して複数のケーブルでパワーアンプとヘッドユニットを接続することにより、パワーアンプからみた時定数をさらに小さく抑えることが可能となる。この時定数を小さくすることにより、印字するための piezo 素子の駆動能力を指示通りに発揮することができ、遅延のない印字品質に優れたプリント画像を得ることができる。

【0058】

【発明の効果】

本発明によれば、一つのパワーアンプが駆動する piezo の静電容量の合計が分割されることにより小さくなり、伝送路の抵抗が変わらなくても時定数である $\tau = RC$ は、 C である piezo 素子の静電容量が小さくなるのに比例して小さくなる

ので、伝送路での RC による駆動波形の周波数成分の損失が少なくなり、複数の
 piezo素子の駆動を行ってもパワーアンプの出力がほぼそのままの形で piezo素
 子に伝わり、効果的に piezo素子を駆動することができる。

【図面の簡単な説明】

【図 1】

本発明の piezo駆動回路のブロック回路図である。

【図 2】

本発明の piezo駆動回路のヘッドユニットのブロック回路図である。

【図 3】

本発明の piezo駆動回路の一部の等価回路図である。

【図 4】

本発明の piezo駆動回路の動作波形図である。

【図 5】

本発明の piezo駆動回路の一部の等価回路図である。

【図 6】

本発明の piezo駆動回路の動作波形図である。

【図 7】

本発明の piezo駆動回路の動作波形図である。

【図 8】

本発明の piezo駆動回路のブロック回路図である。

【図 9】

本発明の piezo駆動回路のブロック回路図である。

【図 1 0】

従来の piezo駆動回路のブロック回路図である。

【図 1 1】

従来の piezo駆動回路の動作波形図である。

【図 1 2】

piezo素子の概略構成図である。

【図 1 3】

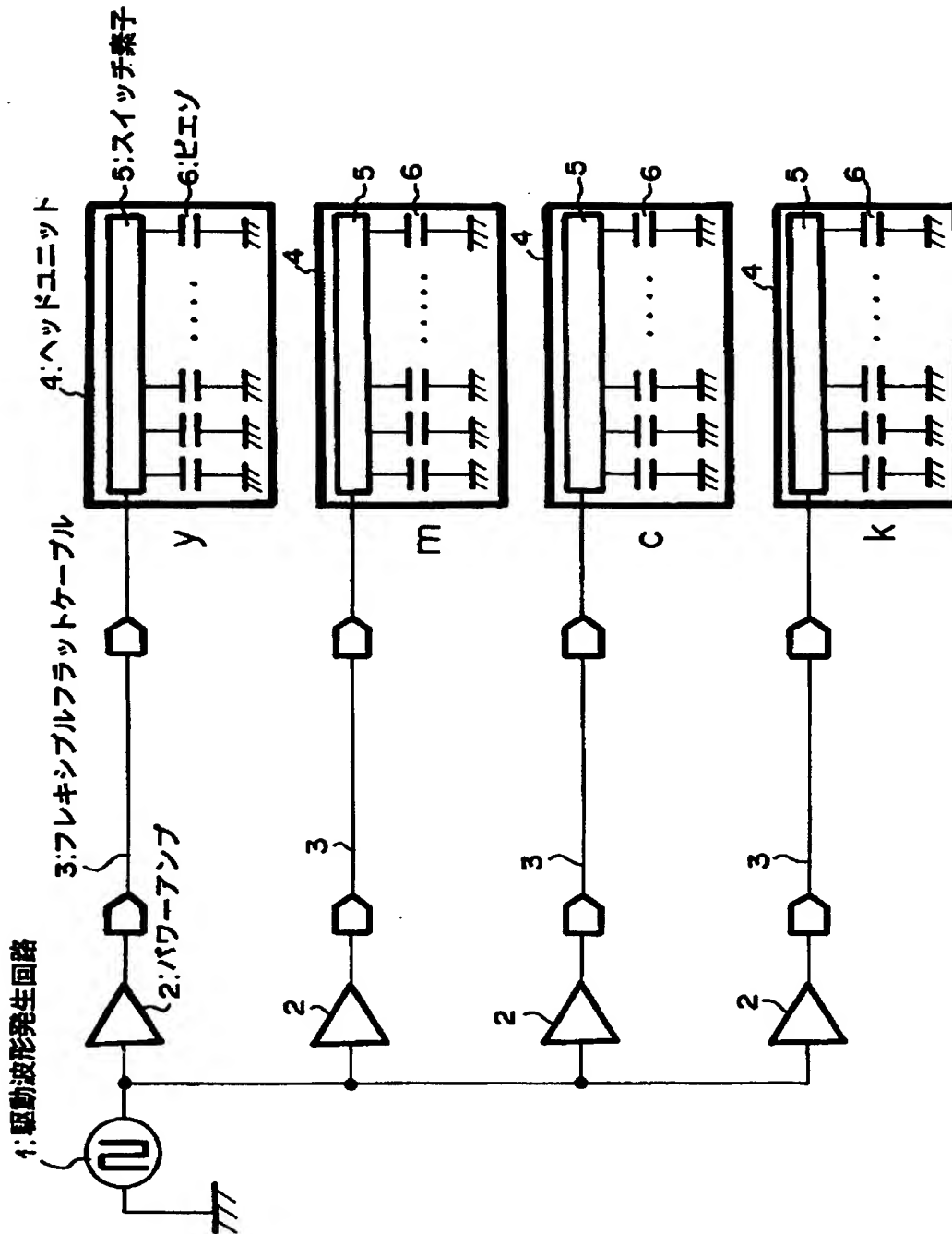
プリンタ装置のプリントヘッダー部分の概念図である。

【符号の説明】

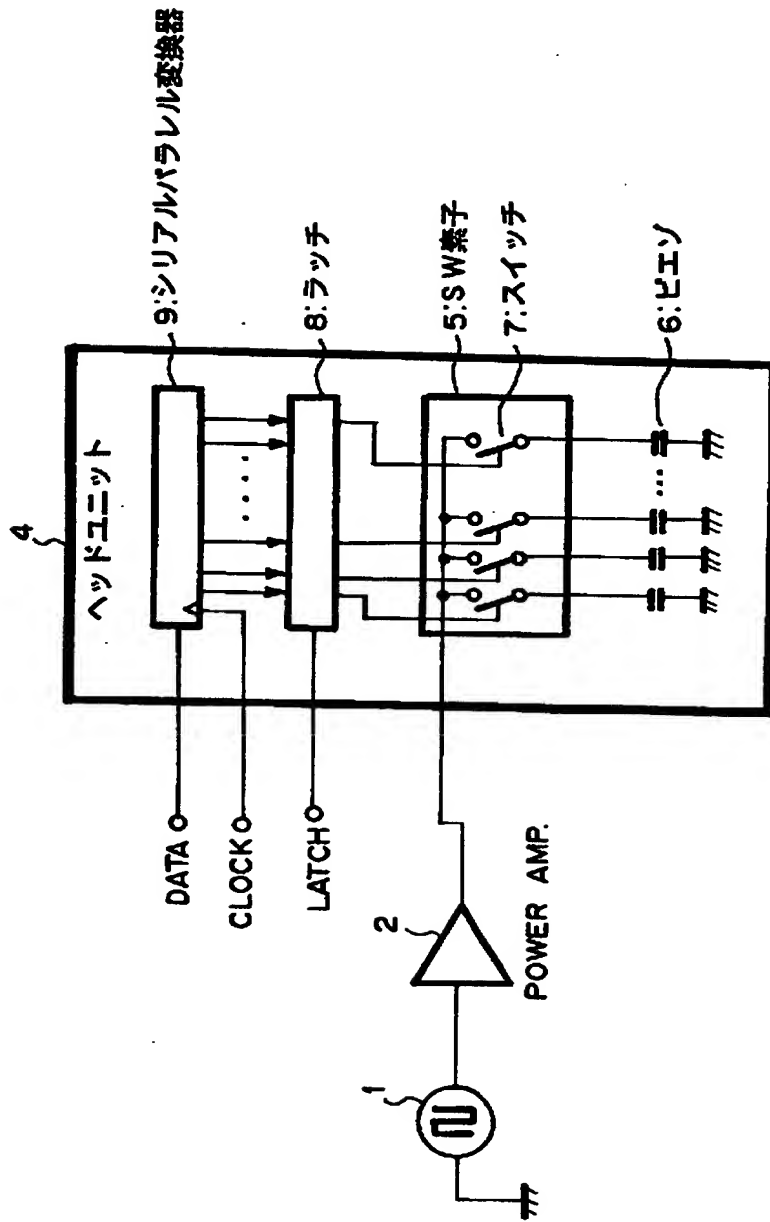
- 1 駆動波形発生回路
- 2 パワーアンプ
- 3 フレキシブル・フラット・ケーブル (F F C)
- 4 ヘッドユニット
- 5 スイッチ素子
- 6 ピエゾ
- 7 スイッチ
- 8 ラッチ
- 9 シリアル／パラレル変換器
- 1 0 ピエゾ素子
- 1 1 電極
- 1 2 インクタンク側
- 1 3 多重層
- 2 1 用紙
- 2 2 キャリア
- 2 3 インクタンク
- 2 4 シャフト
- 2 5 L F モータ
- 2 6 S P モータ
- 2 7 F F C ケーブル
- 2 8 プラテン

【書類名】 図面

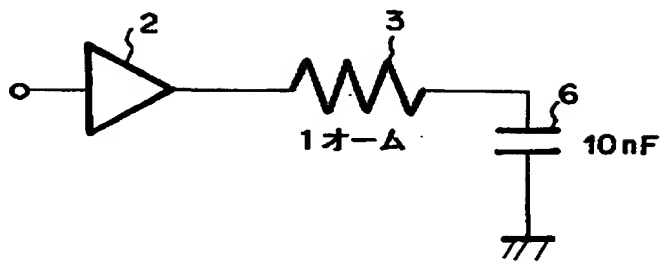
【図 1】



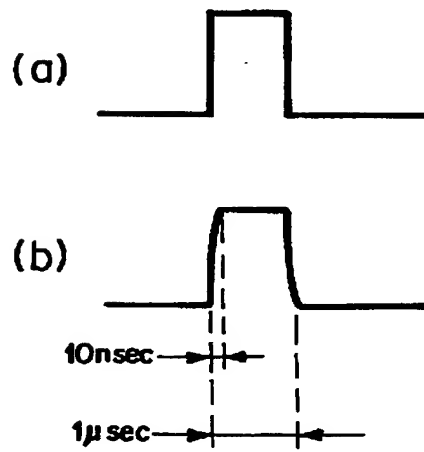
【図 2】



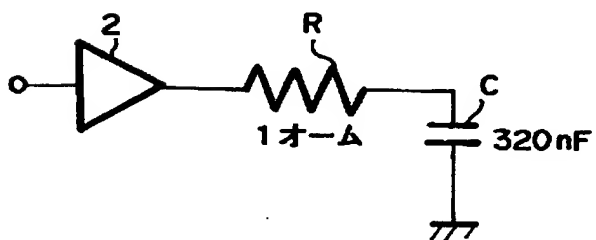
【図 3】



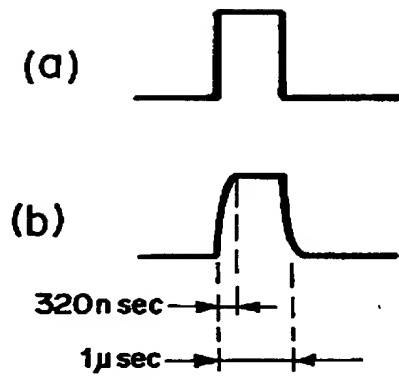
【図 4】



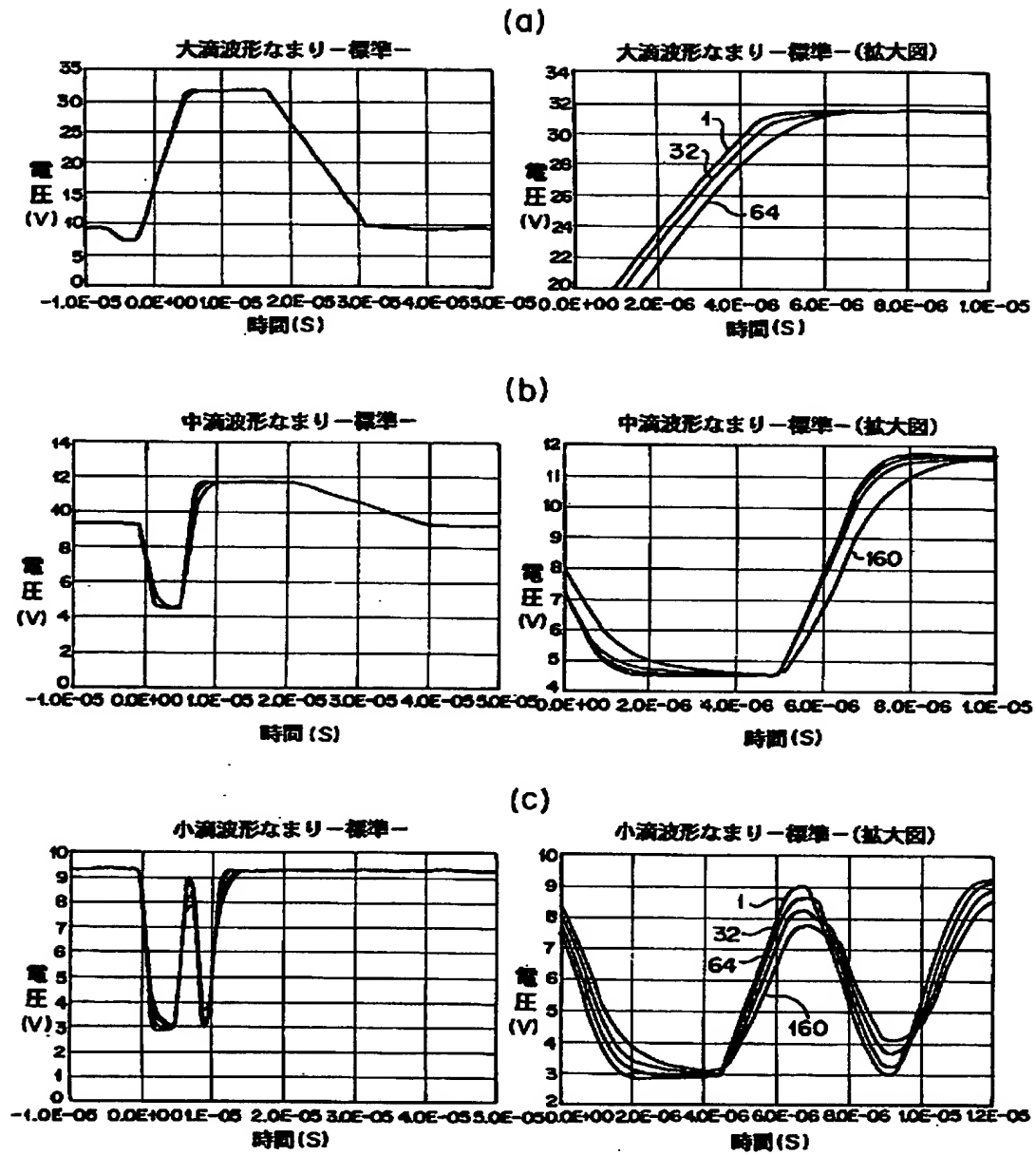
【図 5】



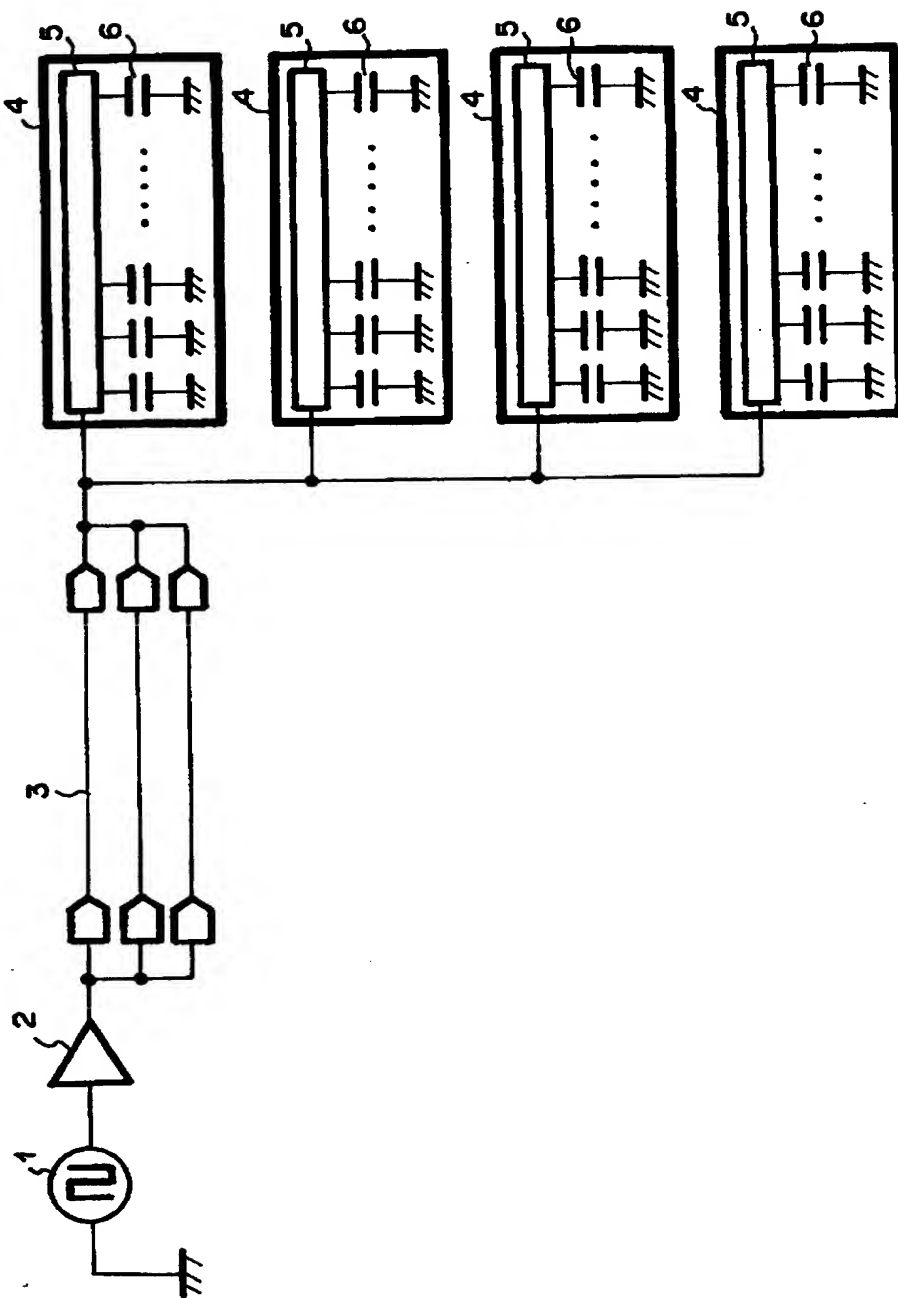
【図 6】



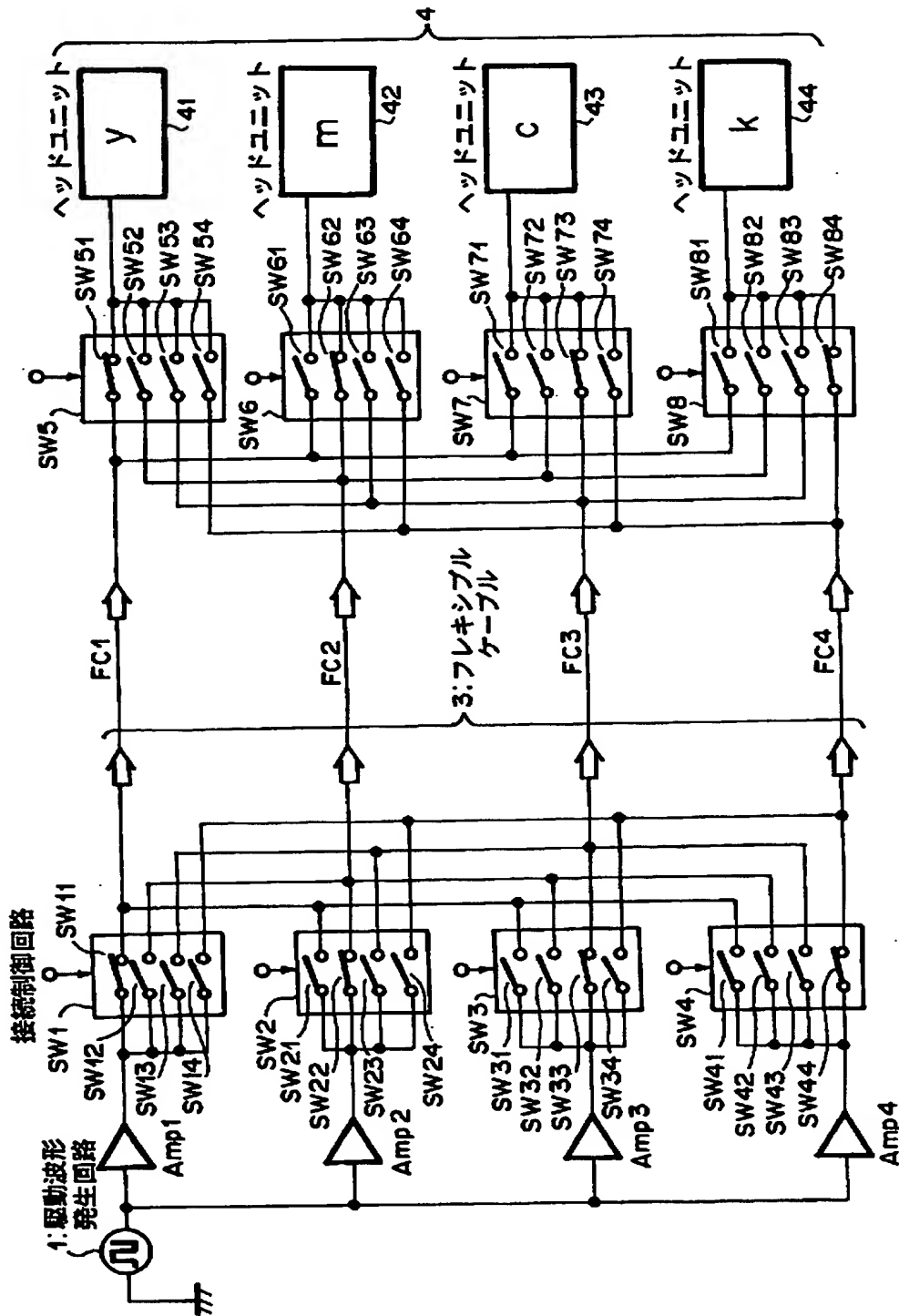
【図 7】



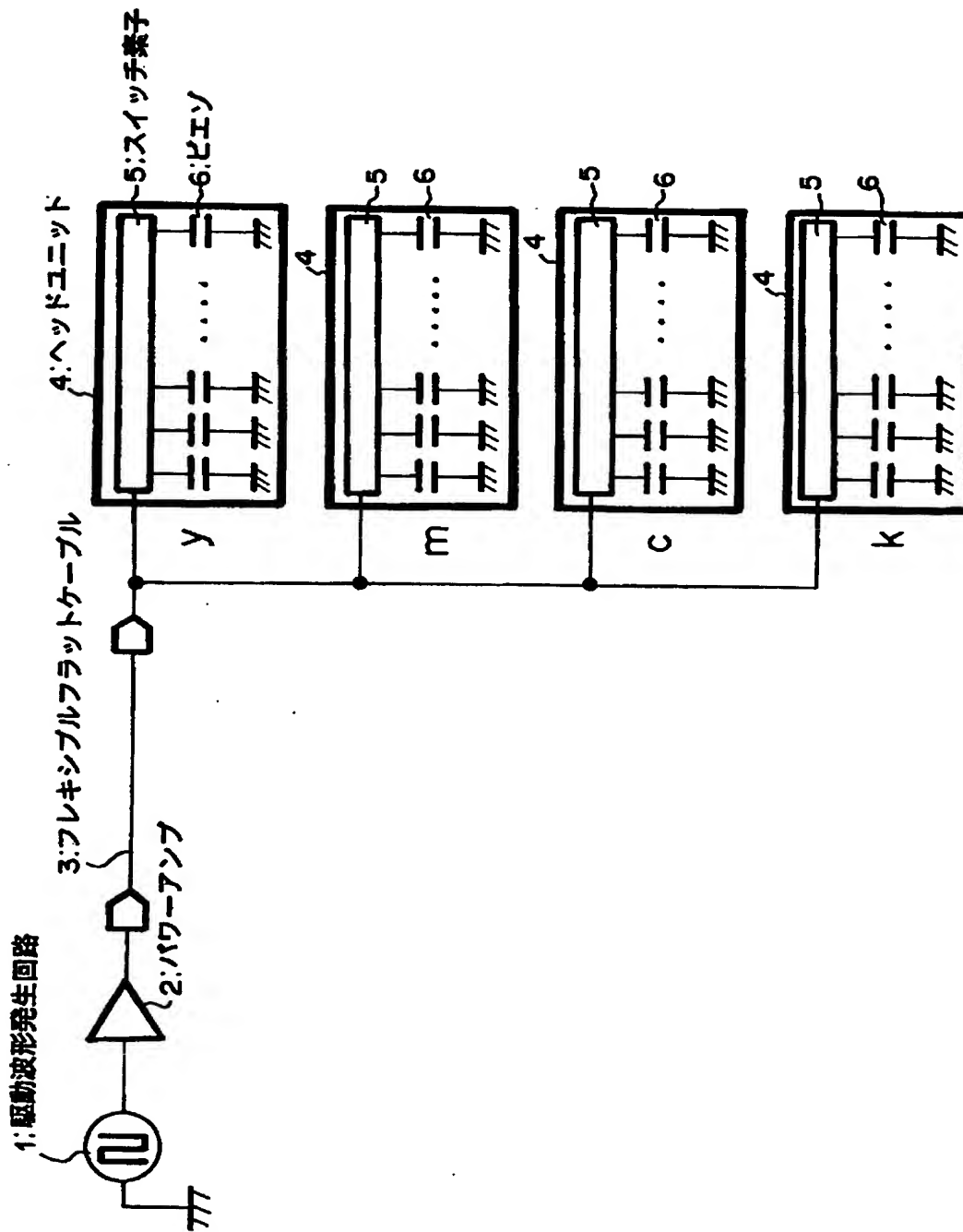
【图 8】



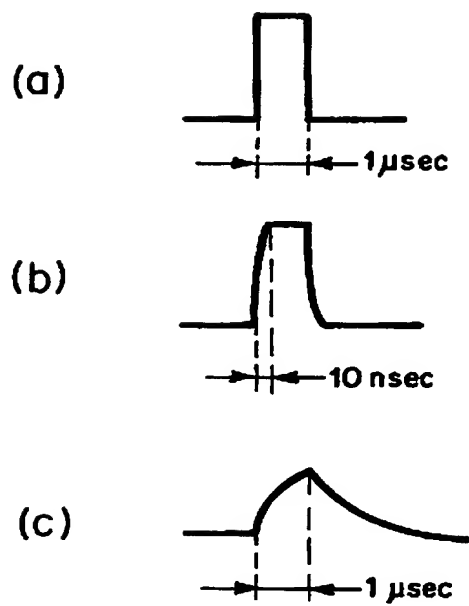
【図 9】



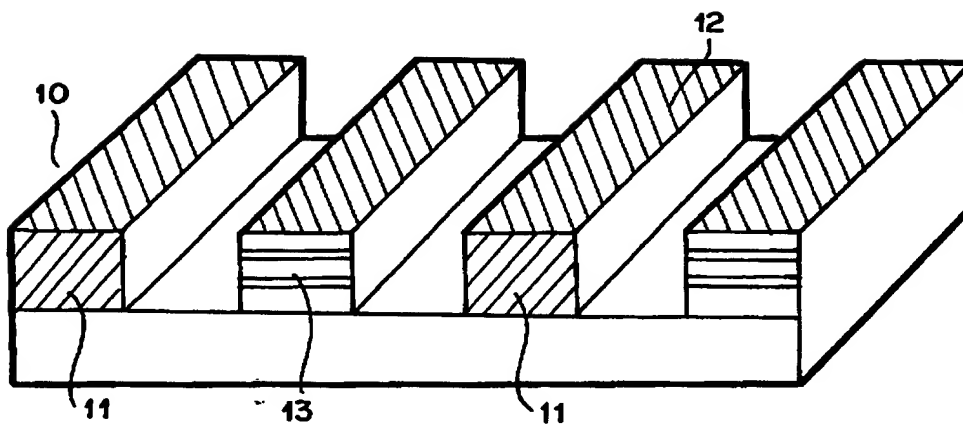
【図 1 0】



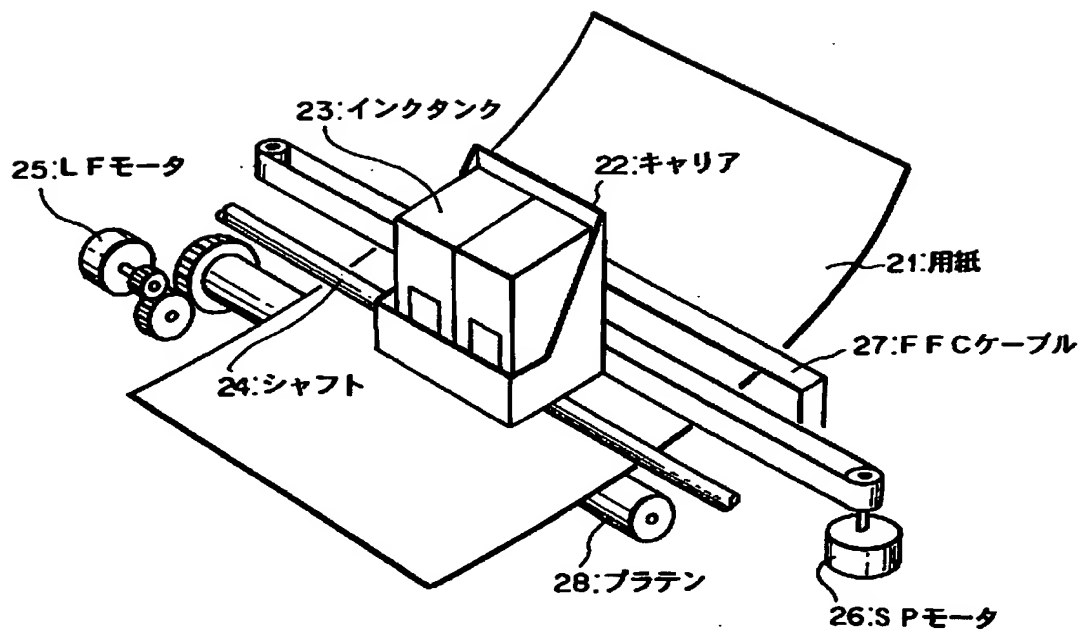
【図 1 1】



【図 1 2】



【図 13】



【書類名】 要約書

【要約】

【課題】 複数のpiezo素子を駆動する場合でも、複数のpiezo素子の駆動に時定数の増大を伴わず、印加したパルス波形をそのまま駆動できる駆動回路を提供することを課題とする。

【解決手段】 複数のヘッドユニット内に複数のpiezo素子を駆動するpiezo駆動回路において、前記複数のヘッドユニットを駆動するパワーアンプと、前記複数のヘッドユニットとパワーアンプとの間を接続するフレキシブルフラットケーブルと、前記パワーアンプに駆動波形信号を供給する駆動波形発生回路とを備え、前記各ヘッドユニットには前記piezo素子に素子電流を供給するスイッチを具備し、前記パワーアンプは前記複数のヘッドユニット毎に設けられ、前記駆動波形発生回路の駆動波形信号を複数の前記パワーアンプに供給して前記複数のヘッドユニットを駆動することを特徴とする。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 4 2 3 7]

1. 変更年月日	1 9 9 0 年 8 月 2 9 日
[変更理由]	新規登録
住 所	東京都港区芝五丁目 7 番 1 号
氏 名	日本電気株式会社